

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-174505

(43)Date of publication of application : 23.08.2000

(51)Int.Cl.

H01P 1/26  
H03H 7/38  
H04L 25/02

(21)Application number : 10-348270

(71)Applicant : OTSUKA KANJI  
USAMI TAMOTSU  
HITACHI LTD  
OKI ELECTRIC IND CO LTD  
SANYO ELECTRIC CO LTD  
SHARP CORP  
SONY CORP  
TOSHIBA CORP  
NEC CORP  
MATSUSHITA ELECTRONICS  
INDUSTRY CORP  
MITSUBISHI ELECTRIC CORP  
FUJITSU LTD  
ROHM CO LTD

(22)Date of filing : 08.12.1998

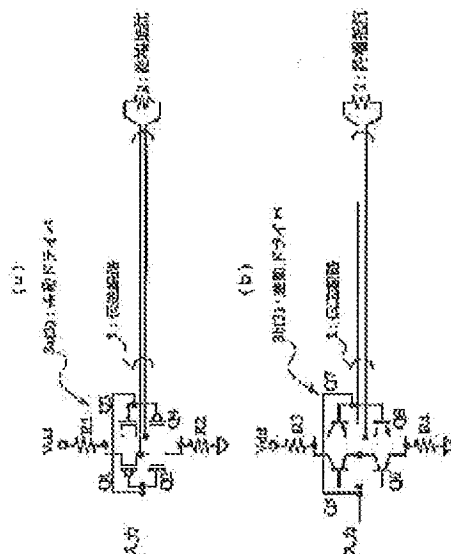
(72)Inventor : OTSUKA KANJI  
USAMI TAMOTSU

## (54) ELECTRONIC DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an electronic device where signal transmission through a bus wire system is quickened by specifying a circuit configuration of a driver circuit and a characteristic impedance of a transmission line.

**SOLUTION:** The electronic device is configured by mounting an integrated circuit chip with a differential driver 3 on a printed circuit board having a transmission line 1 and a termination resistor 2, where its input and output circuit is configured by combining the differential driver 3 of a current switch type with a bus wire system consisting of the transmission line 1 used to transmit differential complementary digital signals and the termination resistor 2 that is a termination circuit in matching with the line 1. The current switch type differential driver 3 is employed and the transmission line 1 consists of parallel wires with an equal length whose characteristic impedance is 25 ohms or below. Then attenuation of energy of the signals being transmitted is suppressed and electromagnetic interference among the transmission line wires 1 placed close to each other can be suppressed.



## LEGAL STATUS

[Date of request for examination]

02.07.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3803204

[Date of registration]

12.05.2006

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-174505  
(P2000-174505A)

(43) 公開日 平成12年6月23日 (2000.6.23)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	チーコード <sup>*</sup> (参考)
H 0 1 P	1/26	H 0 1 P 1/26	5 J 0 1 3
H 0 3 H	7/38	H 0 3 H 7/38	Z 5 K 0 2 9
H 0 4 L	25/02	H 0 4 L 25/02	V

審査請求 未請求 請求項の数19 O L (全 21 頁)

(21) 出願番号 特願平10-348270

(22) 出願日 平成10年12月8日 (1998.12.8)

(71) 出願人 599042633

大塚 寛治

東京都東大和市湖畔2-1074-38

(71) 出願人 598168807

宇佐美 保

東京都国分寺市西町2-38-4

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(74) 代理人 100080001

弁理士 筒井 大和

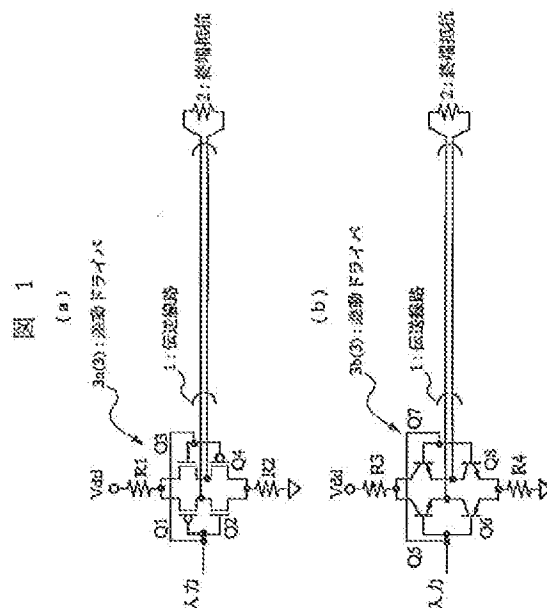
最終頁に続く

(54) 【発明の名称】 電子装置

(57) 【要約】

【課題】 ドライバ回路の回路構成、および伝送線路の特性インピーダンスを特定することによりバス配線系の信号伝送を高速化できる電子装置を提供する。

【解決手段】 差動相補デジタル信号を伝達する伝送線路1と、それに整合した終端回路である終端抵抗2とからなるバス配線系に、カレントスイッチ型の差動ドライバ3を組み合わせた入出力回路を構成し、伝送線路1および終端抵抗2などを有する配線基板に、差動ドライバ3などを有する集積回路チップが搭載されて構成される電子装置であって、差動ドライバ3をカレントスイッチ型とし、かつ伝送線路1を25Ω以下の特性インピーダンスを有する線路の並列等長配線とすることで、伝送中の信号エネルギーの減衰を抑え、かつ近接する伝送線路1間の電磁界干渉を抑制することができる。



【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第3区分  
 【発行日】平成16年7月22日(2004.7.22)

【公開番号】特開2000-174505(P2000-174505A)  
 【公開日】平成12年6月23日(2000.6.23)  
 【出願番号】特願平10-348270  
 【国際特許分類第7版】

H 0 1 P 1/26

H 0 3 H 7/38

H 0 4 L 25/02

【P I】

H 0 1 P 1/26

H 0 3 H 7/38 Z

H 0 4 L 25/02 V

【手続補正書】

【提出日】平成15年7月2日(2003.7.2)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の線路および第2の線路からなる対向ペア線路を有する伝送線路と、この伝送線路に整合した終端回路と、前記伝送線路および前記終端回路からなるバス配線系に相補信号を供給するドライバ回路とを有し、前記伝送線路および前記終端回路を有する配線基板に、前記ドライバ回路を有する第1の集積回路チップが搭載されてなる電子装置であって、前記ドライバ回路は、入力ノードと、第1～第4のノードと、前記第1のノードと前記第3のノードの間のカレントバスと前記入力ノードに接続された制御電極とを有する第1のトランジスタと、前記第3のノードと前記第2のノードの間のカレントバスと前記入力ノードに接続された制御電極とを有する第2のトランジスタと、前記第1のノードと前記第4のノードの間のカレントバスと前記入力ノードに接続された制御電極とを有する第3のトランジスタと、前記第4のノードと前記第2のノードの間のカレントバスと前記入力ノードに接続された制御電極とを有する第4のトランジスタとを有しており、前記第1および第4のトランジスタは第1の導電型であり、前記第2および第3のトランジスタは第2の導電型であり、前記第1の線路は前記第3のノードに接続されており、前記第2の線路は前記第4のノードに接続されており、前記第1の線路および前記第2の線路は、 $25\Omega$ 以下の特性インピーダンスを有し、並列等長配線されており、前記終端回路は、前記第1および第2の線路に直列に接続された $25\Omega$ 以下の純抵抗からなることを特徴とする電子装置。

【請求項2】

請求項1記載の電子装置であって、前記ドライバ回路は、カレントスイッチ型のドライバ回路であることを特徴とする電子装置。

【請求項3】

請求項2記載の電子装置であって、前記ドライバ回路には純抵抗が直列に接続され、前記伝送線路の特性インピーダンスと同等以上、好ましくは3倍以上のオン抵抗となることを特徴とする電子装置。